

It's Priority Doc  
#1140677  
9-1-01

Attorney Docket No.: 04202.0137

Customer Number: 22,852

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE



In re Application of:

Shuichi WATANABE

Serial No.: 09/816,115

Group Art Unit: 2817

Filed: March 26, 2001

Examiner:

For: NON-RECIPROCAL CIRCUIT DEVICE AND WIRELESS  
COMMUNICATIONS EQUIPMENT COMPRISING SAME

CLAIM FOR PRIORITY

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir:

Under the provisions of 35 U.S.C. § 119, Applicants hereby claim the  
benefit of the filing date of Japanese Patent Application No. 2000-086166, filed  
March 27, 2000, for the above-identified U.S. patent application.

In support of this claim for priority, enclosed is one certified copy of the  
priority application.

Respectfully submitted,

FINNEGAN, HENDERSON, FARABOW,  
GARRETT & DUNNER, L.L.P.

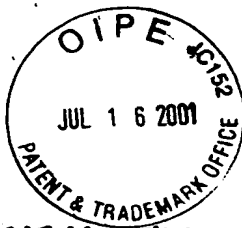
By:   
Ernest F. Chapman  
Reg. No. 25,861

Date: July 16, 2001

EFC/FPD/bl  
Enclosures

LAW OFFICES

FINNEGAN, HENDERSON,  
FARABOW, GARRETT,  
& DUNNER, L.L.P.  
1300 I STREET, N.W.  
WASHINGTON, DC 20005  
202-408-4000



日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 3月27日

出 願 番 号

Application Number:

特願2000-086166

出 願 人

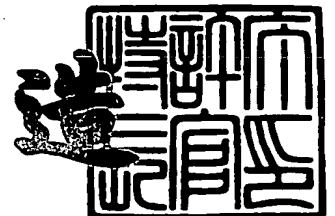
Applicant (s):

日立金属株式会社

2001年 4月13日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2001-3029878

【書類名】 特許願

【整理番号】 JK99130

【あて先】 特許庁長官殿

【国際特許分類】 H01P 1/383

【発明者】

【住所又は居所】 埼玉県熊谷市三ヶ尻 5 2 0 0 番地日立金属株式会社磁性材料研究所内

【氏名】 渡辺 修一

【発明者】

【住所又は居所】 埼玉県熊谷市三ヶ尻 5 2 0 0 番地日立金属株式会社磁性材料研究所内

【氏名】 三上 秀人

【発明者】

【住所又は居所】 埼玉県熊谷市三ヶ尻 5 2 0 0 番地日立金属株式会社磁性材料研究所内

【氏名】 杉山 雄太

【発明者】

【住所又は居所】 埼玉県熊谷市三ヶ尻 5 2 0 0 番地日立金属株式会社磁性材料研究所内

【氏名】 市川 耕司

【発明者】

【住所又は居所】 鳥取県鳥取市南栄町 7 0 番地 2 号日立金属株式会社鳥取工場内

【氏名】 伊藤 博之

【特許出願人】

【識別番号】 000005083

【氏名又は名称】 日立金属株式会社

【代表者】 枝 徹也

【手数料の表示】

【予納台帳番号】 010375

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 非可逆回路素子

【特許請求の範囲】

【請求項 1】 互いに電氣的絶縁状態でかつ所定角度で重ねられた複数の中心導体と、該中心導体と密接または近接して配置される磁性体と、整合用のコンデンサと、該中心導体及び磁性体に直流磁界を印加するように配置された永久磁石とを有し、これらを磁性ヨークを兼ねる金属ケース内に収納されてなる非可逆回路素子において、前記中心導体及び／又は整合用のコンデンサを積層素体で構成し、該積層素体を樹脂と導体板からなる樹脂ベースの略平面上に配置することを特徴とする非可逆回路素子。

【請求項 2】 前記樹脂ベースは、前記中心導体及び前記コンデンサをアースに導通するためのアース電極と、前記中心導体及び前記コンデンサを入出力に導通するための端子電極とを樹脂ベースの略平面上に有しており、前記アース電極と導通するアース端子及び前記端子電極と導通する入出力端子等の外部端子を前記樹脂ベースの側面及び／又は下面に設けたことを特徴とする請求項 1 に記載の非可逆回路素子。

【請求項 3】 前記樹脂ベースは、前記端子電極と前記入出力端子のうち少なくとも 1 つとが同一の導体板で一体的に形成されていることを特徴とする請求項 1 又は 2 に記載の非可逆回路素子。

【請求項 4】 前記樹脂ベースは、前記アース電極と前記アース端子のうち少なくとも 1 つのアース端子とが同一の導体板で一体的に形成されていることを特徴とする請求項 1 乃至 3 の何れかに記載の非可逆回路素子。

【請求項 5】 前記樹脂ベースは、前記アース電極と前記端子電極とが同一平面内に導体板による接続面を有することを特徴とする請求項 1 乃至 4 の何れかに記載の非可逆回路素子。

【請求項 6】 前記樹脂ベースには、前記積層素体を略平面上に配置するための位置決め手段を有することを特徴とする請求項 1 乃至 5 の何れかに記載の非可逆回路素子。

【発明の詳細な説明】

## 【 0 0 0 1 】

## 【発明の属する技術分野】

本発明は、携帯電話などのマイクロ波通信機器などに使用されるサーキュレータ、アイソレータなどの非可逆回路素子にかかり、具体的には、小型化、低損失化が可能で、かつ信頼性の高い構造に関するものである。

## 【 0 0 0 2 】

## 【従来の技術】

一般に、サーキュレータ、アイソレータ等の非可逆回路素子は、信号を特定方向のみに伝送し、逆方向には伝送しない特性を有しており、携帯電話あるいは自動車電話などのマイクロ波通信機器の送信回路には不可欠の部品である。このような用途において、非可逆回路素子は部品の小型化、低損失化が要求されている。この非可逆回路素子、例えばアイソレータは、互いに電氣的絶縁状態でかつ120度間隔で重ねられた3つの中心導体をガーネット等の磁性体上に配置し、その磁性体に直流磁界を印加するための永久磁石と整合用コンデンサを有し、これらを磁性ヨークを兼ねた金属ケース内に収納して構成される。

## 【 0 0 0 3 】

従来の非可逆回路素子の一例を図12に示す。この従来例は特開平11-205011号公報に示されたアイソレータである。このものは、下ケース92の上に箱形の樹脂ケース96を配置し、この樹脂ケース96に形成された凹部100に、ガーネット12上に3つの中心導体11a~11cを電氣的絶縁状態を保って重ねて構成した中心導体部4と、整合用のコンデンサを構成する3つの平板コンデンサ94a~94cと、チップ抵抗95とをそれぞれ配置する。樹脂ケース96の凹部100は、樹脂の仕切り101によってそれぞれ形成されており、これにより各部品は位置決めされる。また、凹部100の底部には中心導体部4及びコンデンサ94a~94cを接続し、アースに導通するためのアース電極102（斜線で示す）が形成されている。各中心導体11a~11cの一端はコンデンサ94a~94cの電極に接続され、他端は樹脂ケース96のアース電極102に接続される。また、平板コンデンサ94a~94cの対向する2つの電極のうち、一方は中心導体11a~11cに接続され、もう一方はアース電極102

に接続される。平板コンデンサ 94 c には抵抗 95 が電氣的に並列に接続される。また、中心導体部 4 に直流磁界を印加するための永久磁石 93 が上ケース 91 内に配置され、この上ケース 91 と下ケース 92 を接合させて、アイソレータが構成される。

#### 【0004】

この上ケース 91 と下ケース 92 は、銀で表面をメッキした鉄を主体とする磁性体（例えば S P C C）であり、磁性ヨークとして働き、ガーネット 12 と中心導体 11 a ～ 11 c からなる中心導体部 4 に永久磁石 93 の磁力を印加する磁気回路を構成している。樹脂ケース 96 のアース電極 102 を構成する導体板は、曲げ加工によって樹脂ケースの下面及び側面に露出し、アース端子 97 b、97 c をも一体的に構成しており、導体板の露出部分は主に銀メッキされる。樹脂ケース 96 の下面には、入出力端子 97 a とアース端子 97 b、97 c が設けられている。尚、図示していないが対向面にも同様に入出力端子 97 a とアース端子 97 b、97 c が設けられている。従って、2つの中心導体 11 a、11 b の一端はそれぞれ平板コンデンサ 94 a、94 b を介して入出力端子 97 a に接続され、他端はアース電極 102 を介してアース端子 97 b、97 c に接続されている。他の 1つの中心導体 11 c はコンデンサ 94 c と抵抗 95 を介してアース電極 102 に接続され、終端される。

#### 【0005】

従来の非可逆回路素子のもう一つの例を図 13 に示す。この従来例は特開平 9-55607 号公報に示されたアイソレータである。このものは、整合用のコンデンサが積層基板 105 の内部に形成されており、下ケース 92 上に積層基板 105 を配置し、積層基板中央部に形成された開口部 110 の中にガーネット 12 と 3つの中心導体 11 a ～ 11 c からなる中心導体部 4 を挿入し、中心導体 11 a ～ 11 c の一端はそれぞれ積層基板 105 の上面に印刷形成されたコンデンサ 106 a ～ 106 c に接続される。1つの中心導体 11 c が接続するコンデンサ 106 c には、抵抗 107 が電氣的に並列に接続される。3つの中心導体 11 a ～ 11 c の他端はアース板を介さず下ケース 92 に直接接続される。また、中心導体部 4 に直流磁界を印加するための永久磁石 93 が上ケース 91 内に配置され

、この上ケース 91 と下ケース 92 を接合させて、アイソレータが構成される。

#### 【0006】

この積層基板 105 には、整合用の 3 つのコンデンサが単層、あるいは複数の層に形成されており、各電極の接続は積層基板内部のビア電極、あるいは積層基板側面に印刷形成した入出力端子 108a、アース端子 108b、108c の外部端子によって行われる。積層基板 105 の下面左右端の凸部分 112 に入出力端子及びアース端子（図示せず）、更に凹部分 114 には下ケース接続用電極（図示せず）が設けられており、アース端子と下ケース接続用電極は導通している。中心導体 11a～11c の他端、すなわち下ケース 92 と接続される側は、下ケース 92、積層基板 105 の下ケース接続用電極及びアース端子 108b、108c を介してアースに導通される。

#### 【0007】

#### 【発明が解決しようとする課題】

携帯電話などのマイクロ波通信機器の市場は近年すさまじい勢いで拡大し、携帯電話端末の小型化もまた急速に進行している。携帯電話端末の小型化に伴い、アイソレータなどの部品に対しても小型化の要求が非常に強く、特にアイソレータは小型でかつ低損失であることが常に重要視される。前者の従来例では、アイソレータをさらに小型化する場合、ガーネット 12、平板コンデンサ 94a～94c などの構成部品を小さくすることが必要である。コンデンサの容量は、

$$C = \epsilon_r \cdot \epsilon_0 \cdot S / d \dots\dots\dots (1)$$

と表される。ここで、C はコンデンサの容量、 $\epsilon_r$  は誘電体の比誘電率、 $\epsilon_0$  は真空の誘電率、S は電極の面積、d は電極間の誘電体の厚さを表す。(1) 式より整合用のコンデンサの小型化により電極の面積 S が小さくなった場合に同じ容量を確保するためには、比誘電率  $\epsilon_r$  の大きい誘電体を使用するか、電極間の誘電体の厚さ d を小さくしなければならない。しかし、比誘電率の大きい誘電体材料は一般に誘電損失も大きい傾向があり、コンデンサの損失特性が劣化し、それによってアイソレータの損失が増大するという問題がある。

#### 【0008】

他方、電極間の誘電体の厚さを小さくすると、製造工程中のハンドリングが困



難となり、コンデンサの欠け、割れなどによる歩留まりの低下の原因になる。また、ガーネットの直径を小さくした場合、中心導体とガーネットで構成される中心導体部のインダクタンスが小さくなるため、同じ動作周波数とするためにはコンデンサの容量を大きくしなければならず、上述したコンデンサの小型化と同じ問題が起こる。また、ガーネットの厚さを大きくすることにより中心導体部のインダクタンスを大きくすることができるが、アイソレータの薄型化の障害となるため好ましくない。更に、コンデンサやガーネットなどの構成部品の小型化に伴い箱形の樹脂ケースの構造は複雑化し、樹脂ケースの製造が困難になることも問題である。

## 【 0 0 0 9 】

一方、後者のアイソレータでは、整合用のコンデンサを積層基板 1 0 5 の内部に形成する構造であるため、積層基板 1 0 5 の複数の層にコンデンサを形成することにより容量の確保が容易に出来るようになると思われる。またこれによると、容量を減らすことなくコンデンサの電極面積を小さくすることが可能となるため、積層基板 1 0 5 を小型化することができると推測される。

## 【 0 0 1 0 】

しかし、上記のアイソレータでは開口部 1 1 0 を有する積層基板 1 0 5 を用いるため、ガーネット 1 2 と中心導体 1 1 a ~ 1 1 c からなる中心導体部 4 は、中心導体 1 1 a ~ 1 1 c の他端が下ケース 9 2 に直接半田付けされる。また、積層基板 1 0 5 は、積層基板下面の凹部 1 1 4 に設けた下ケース接続用電極部（図示せず）が下ケース 9 2 に半田付けされる。他方、積層基板下面の下ケース接続用電極はアース端子 1 0 8 b、1 0 8 c と導通しており、これによって、中心導体 1 1 a ~ 1 1 c の他端は、下ケース 9 2 及び積層基板下面の下ケース接続用電極を介してアースに接続される。ここで、アイソレータ等のマイクロ波域で動作する部品では、内部回路を損失無くアースに導通させることが重要である。上記のアイソレータの場合、中心導体部を損失無くアースに導通させるためには、下ケース 9 2 及び積層基板下面の下ケース接続用電極部分において損失が発生しないことが必須である。高周波信号の伝送で損失が発生しないためには、ケースを銀や銅などの良導電材料を用いるか、メッキ又は電極を厚く、例えば  $30\mu\text{m}$  以上

とするなどして、電気抵抗を抑えることが必要である。しかしながら、下ケース 9 2 は磁気ヨークを構成しているため鉄を主材料とし導電性が低い。また、表面の銀メッキ厚を  $30\mu\text{m}$  以上とするとケースの値段は倍以上となるため、コストの問題が大きく好ましくない。結局、中心導体を下ケースに直接半田付けする構造では、低損失のアイソレータを得ることは非常に困難である。

#### 【0011】

また、積層基板下面の凹部 1 1 4 に形成する下ケース接続用電極は、誘電体材料（セラミックス）と電極材料（銀など）との熱膨張率、焼結収縮率、焼結収縮速度などの材料特性の違いにより、電極膜厚を大きくすると焼成過程において積層基板に変形が発生してしまうなどの問題が起こるため、電極膜厚を十分に大きくすることができない。そのため、下ケース接続用電極の電気伝導性が低下し、中心導体を損失なくアースに導通することが困難となる。よって、上記のアイソレータの構造では損失の増大が避けられない。

#### 【0012】

また、上記のアイソレータでは、積層基板 1 0 5 の底面又は側面に外部端子 1 0 8 a ~ 1 0 8 c を一体的に形成し、実装基板上の外部回路と接続するようになっている。このように、積層基板に外部端子を設けることは、図 1 2 のアイソレータのように外部端子を樹脂ベースに形成する場合に比べて部品点数を削減できるため優れているかのように見える。しかしながら、積層基板に形成された外部端子において外部回路との接続が保たれている場合、外部回路を形成する実装基板が何らかの外的要因（例えば携帯端末の落下など）により変形した時に、その変形によりアイソレータにかかる応力が外部端子部分に集中するため積層基板が破損し易くなり、アイソレータそのものが破壊されやすくなるという問題を含んでいる。このように、積層基板に外部端子を設けることは、アイソレータの信頼性を低下させる原因となる。

#### 【0013】

更に、上記のアイソレータでは、積層基板 1 0 5 に外部端子 1 0 8 a ~ 1 0 8 c を形成するために積層基板の両端部に凸部 1 1 2 を設けなければならない。積層基板の製造工程において、このように段差を一体形成する場合、グリーンシー

トを平面方向に均一に圧着することができなくなり、凸部分と凹部分において圧着後の密度に差が生じる。この圧着密度の差によって凸部分と凹部分の焼成時の収縮率に差が生じるため、焼成後の積層基板は反って変形する。積層基板に変形が存在すると、外部端子の平面度が低下し、実装基板上の外部回路との接触不良が発生する原因となる。積層基板の変形をなくす方法として、焼成時に上下方向より荷重をかけることによって、平面方向への変形を抑制することができるが、このために焼成工程が複雑化し、コスト上昇の原因となるため好ましくない。

#### 【0014】

以上のことから、本発明は上記した問題を解消することを目的とするもので、整合用のコンデンサとして積層素体を用いつつ、中心導体を樹脂ベースに設けた導体板に接続し、素子の内部回路と外部回路との接続は樹脂ベースに設けた外部端子を用いる構造により、小型、低損失で、かつ信頼性が高く製造しやすい非可逆回路素子を提供するものである。

#### 【0015】

##### 【課題を解決するための手段】

本発明は、互いに電氣的絶縁状態でかつ所定角度で重ねられた複数の中心導体と、該中心導体と密接または近接して配置される磁性体と、整合用のコンデンサと、該中心導体及び磁性体に直流磁界を印加するように配置された永久磁石とを有し、これらを磁性ヨークを兼ねる金属ケース内に収納されてなる非可逆回路素子において、中心導体及び／又は整合用のコンデンサを積層素体で構成し、該積層素体を樹脂と導体板からなる樹脂ベースの略平面上に配置した非可逆回路素子である。尚、上記樹脂ベース（樹脂台）とは、必ずしも樹脂を主体とするものではなく、導体板と樹脂とを射出成形などで一体成形した樹脂形成物を示している。また、導体板とは、銅や銀あるいはそれらと同等の低い抵抗率、例えば抵抗率が  $2 \times 10^{-8} \Omega \cdot m$  以下である良導電材料により構成され、厚さが  $0.03 \sim 0.15 \text{ mm}$  の板状の導電体であることが望ましい。

#### 【0016】

先ず、このような構成によれば、整合用のコンデンサを積層素体の内部に単層あるいは複数の層に形成するため、層数を適宜設定することによって所定の容量

値が得られる。このため、平面領域において電極面積を増大させることなく容量値を増加させることができる。よって、層数を増加することにより、容量値を変化させることなく平面領域における電極面積を縮小できるため、コンデンサを形成する積層素体を小型化することができ、アイソレータの小型化が可能となる。更に、積層素体を構成する誘電体材料として、誘電率が小さい材料を選択することが可能となるため、コンデンサの誘電損失を減少させることができ、アイソレータの損失特性を向上させることができる。

## 【0017】

また、本発明では前記中心導体及び前記コンデンサのアース及び入出力電極の入出力への導通は、前記樹脂ベースの略平面上に設けた導体板に直接接続して行っており、アース電極及び端子電極の導通が損失なく効率良く行われる。さらにアース電極と導通するアース端子及び端子電極と導通する入出力端子等の外部端子を前記導体板を用いて一体的に樹脂ベースの側面及び／又は下面に形成しているので、さらに低損失に導くことが出来る非可逆回路素子である。

## 【0018】

また、このような構成によれば、アイソレータの内部回路と外部回路との接続は樹脂ベースに設けられた外部端子によって行われる。この場合、外部回路を形成する実装基板が何らかの外的要因（例えば携帯端末の落下など）により変形した時に、その変形によりアイソレータにかかる応力は外部端子の導体板部分、及び外部端子周辺の樹脂部分において吸収される。そのため、樹脂ベースを用いることにより、積層素体が応力によって破壊され、アイソレータが破損するという問題を極力避けることができる。これにより、アイソレータの信頼性を向上させることができる。

## 【0019】

また本発明は、前記樹脂ベースにおいて、前記端子電極と前記入出力端子のうち少なくとも1つとが同一の導体板で一体的に形成されている非可逆回路素子である。

## 【0020】

このような構成により、樹脂ベースにおいて端子電極と入出力端子との間に発

生する電気抵抗成分を非常に小さくすることができ、中心導体及びコンデンサを外部回路に導通させる際の電氣的損失を非常に小さく抑えることができる。このように、本構成によれば、前記端子電極と前記入出力端子とが同一の導体板で一体的に形成されるため、非可逆回路素子の低損失化ができる。

#### 【 0 0 2 1 】

また本発明は、前記樹脂ベースにおいて、前記アース電極と前記アース端子のうち少なくとも1つのアース端子とが同一の導体板で一体的に形成されている非可逆回路素子である。

#### 【 0 0 2 2 】

このような構成により、樹脂ベースにおいてアース電極とアース端子との間に発生する電気抵抗成分を非常に小さくすることができ、中心導体及びコンデンサをアースに導通させる際の電氣的損失を非常に小さく抑えることができる。上述した通りアイソレータ等のマイクロ波域で動作する部品では、内部回路を損失無くアースに導通させることが低損失化に対して非常に重要である。本構成によれば、前記アース電極と前記アース端子とが同一の導体板で一体的に形成されるため、非可逆回路素子の低損失化が可能である。

#### 【 0 0 2 3 】

また本発明は、前記樹脂ベースにおいて、アース電極と端子電極とが同一平面内に導体板による接続面を有する非可逆回路素子である。

#### 【 0 0 2 4 】

このような構成によれば、積層素体の樹脂ベースとの接続面側（誘電体基板の裏面）において、樹脂ベース側の端子電極と接続する入出力用の電極と、樹脂ベース側のアース電極と接続するアース用の電極とを積層素体の同一平面内に形成することができる。これにより、従来例に必要であった凸部 1 1 2 のような、積層素体に凹凸となる段差を形成する必要がなくなるため、製造工程を複雑化することなく積層素体の変形を避けることができる。

#### 【 0 0 2 5 】

また、本発明の樹脂ベースは、前記積層素体を配置する略平面上に積層素体の位置決め手段を有する非可逆回路素子である。位置決め手段は、例えば樹脂ベ-

スの外側面の外部端子を利用することなどが考えられる。

#### 【0026】

このような構成によれば、前記樹脂ベースの略平面上への積層素体の位置決め、固定が容易となるため製造工程が簡略化でき、更に、樹脂ベースと積層素体との位置ずれによる不良が減少するため歩留まりを向上させることができる。

#### 【0027】

##### 【発明の実施の形態】

本発明では、小型で低損失であり、かつ信頼性の高い非可逆回路素子を提供するため、中心導体及び／又は整合用のコンデンサを積層素体で構成し、素子の内部回路と実装基板上の外部回路との導通を樹脂ベースに設けた外部端子によって行う。ここでの積層素体は、たとえば積層チップのように、セラミックのグリーンシートに電極材を印刷し、そのシートを積層、圧着した後焼成することによって得られる。積層素体内部の電極は、セラミックとの同時焼成によって形成する。また、積層素体の側面電極は、セラミックと同時焼成する方法と、セラミックの焼成後に電極材を印刷し、焼付けする方法のどちらによっても形成することができる。以下、本発明の実施例を図面を参照しながら詳細に説明する。尚、本発明の実施例では非可逆回路素子としてアイソレータを例に示すが、1つのコンデンサを終端している抵抗を用いない場合はサーキュレータを構成するものであり、本発明の効果はアイソレータに限定するものではない。

#### 【0028】

##### （実施例1）

本発明の第1の実施例の分解斜視図を図1に示す。このアイソレータは、樹脂ベース6上に積層素体5、中心導体部4を配置し、更にその上に中心導体部4に直流磁界を印加するための磁石3を配置し、それらの上下から磁性ヨークを兼ねる金属ケース1、2で囲むようにして構成される。中心導体部4は、基本的には上述した従来技術と同様である。円板状の接地用導体から放射状に3つの中心導体が突出した構造の導体帯の上に、ガーネットなどの磁性体の円板を配置し、円板の側面に沿って中心導体を折り曲げ、それぞれの中心導体は絶縁フィルムなどを間に挟むようにして絶縁状態で120度間隔で重ねられ、中心導体部4が構成

される。中心導体部 4 は積層素体 5 の略中央部に設けられた貫通孔 1 0 に挿入され、それぞれの中心導体 1 1 a ～ 1 1 c の一端は積層素体上面のコンデンサの電極 1 3 a ～ 1 3 c に接続され、他端はガーネット 1 2 の下面に位置する接地用導体を介して樹脂ベース 6 のアース電極 1 8 (導体板) に接続される。

## 【 0 0 2 9 】

積層素体 5 は、図 2 に示すように、誘電体セラミックグリーンシート 2 1 a ～ 2 1 e にコンデンサを形成する電極パターン 2 2 a ～ 2 2 c、2 3 a ～ 2 3 c、2 4 を印刷し、それらのシート 2 1 a ～ 2 1 e を積層、圧着した後焼成して形成される。積層素体内部の電極は、セラミックとの同時焼成によって形成される。この積層素体 5 において、コンデンサ用電極 2 2 c、2 3 c はビア電極 2 6 によって導通される。異なる層にまたがる電極の導通は、例えば 2 2 a と 2 3 a とを導通する側面電極 1 4 a のように、セラミックの焼成後に積層素体 5 の側面に電極材を印刷し、焼き付ける方法によって形成した側面電極を利用している。尚、これは、コンデンサ用電極 2 2 a と 2 3 a、及び 2 2 b と 2 3 b の導通をビア電極により行っても良い。積層素体の略中央部の貫通孔 1 0 は、あらかじめシート 2 1 a ～ 2 1 e に孔 2 5 を開けておくことにより形成できるが、シートの積層、圧着後のブロックに孔を形成する方が好ましい。

## 【 0 0 3 0 】

積層素体 5 の上面には抵抗 1 5 が印刷、焼き付け法により形成される。印刷抵抗の代わりにチップ抵抗を用いることも可能であり、また、セラミックとの同時焼成によって抵抗形成することも可能である。図 3 に示すように、積層素体 5 の下面すなわち樹脂ベース 6 との接続面には、樹脂ベース 6 の端子電極 1 6 a、1 6 b と接続する入出力用電極 2 8 a、2 8 b、樹脂ベース 6 のアース電極 1 8 と接続するアース用電極 2 7 が形成される。

## 【 0 0 3 1 】

樹脂ベース 6 の平面図及び側面図を図 4、5 に、A - A' 断面図を図 6 に、B - B' 断面図を図 7 に示す。図 4 ～ 図 7 において、斜線部分は導体板により構成されていることを、白地部分は樹脂であることを示している。図 5 に示すように、樹脂ベース 6 の上面すなわち積層素体 5 との接続面側は導体板 1 8 および樹脂

部分 1 9 を含めて平面状に構成され、しかも、アース電極 1 8 とアース端子 1 7 b、1 7 c、1 7 e、1 7 f とは同一の導体板 1 8 により構成されている。また、アース電極 1 8 と端子電極 1 6 a、1 6 b は同一平面上に形成され、入力側及び出力側の端子電極 1 6 a、1 6 b と入出力端子 1 7 a、1 7 d とは、それぞれ同一の導体板で構成されている。尚、本例の導体板は、0.1 mm 厚さの銅板を用い、射出成形によりこの銅板と液晶ポリマーを一体成形して樹脂ベース 6 を別途製造したものである。

#### 【0032】

樹脂ベース 6 において、アース電極 1 8 とアース端子 1 7 b、1 7 c、1 7 e、1 7 f とが同一の導体板で構成されるため、アース電極 1 8 とアース端子 1 7 b、1 7 c、1 7 e、1 7 f との間での電気抵抗は非常に小さい。このため積層素体 5 のアース用電極 2 7 は低損失でアースに導通される。また、端子電極 1 6 a、1 6 b と入出力端子 1 7 a、1 7 d とがそれぞれ同一の導体板で構成されるため、端子電極 1 6 a、1 6 b と入出力端子 1 7 a、1 7 d との間での電気抵抗は非常に小さい。このため積層素体 5 の入出力用電極 2 8 a、2 8 b は低損失で入出力に導通される。

#### 【0033】

外部回路との接続は樹脂ベース 6 に設けられた、入出力端子及びアース端子となる外部端子 1 7 a ～ 1 7 f によって行われる。これより、外部回路基板への実装状態において、実装基板が何らかの外的要因により変形した時に、その変形によりアイソレータにかかる応力は樹脂ベース 6 に設けられた外部端子 1 7 a ～ 1 7 f の導体板及び導体板周辺の樹脂部分によって吸収されるため、外部回路とアイソレータの接続が強固なものとなるほか、アイソレータ自体破損しにくくなる。また、上記外部端子を樹脂ベースに設けることにより、樹脂ベース下面部分における端子の平面性が確保されるため実装基板との接触不良を起こしにくい。

#### 【0034】

また、平板状の樹脂ベース上に積層素体 5 や中心導体部 4 を乗せていく構造であるので組立時のハンドリングや工程が容易で製造が簡単となる。さらに、図 8 に示すように、樹脂ベース 6 の積層素体 5 との接続面上に、例えば外部端子 1 7



a を延ばして突出部 2 0 を設けることにより、積層素体 5 の位置決め手段となる突起を形成することも可能である。この場合、さらに製造組立が容易となる。このような構造は他の部位に複数設けることが可能である。

### 【 0 0 3 5 】

#### (実施例 2)

本発明の第 2 の実施例を図 9 に示す。本実施例もまたアイソレータを示したものであるが、実施例 1 とは中心導体部 4 0 の構成及び積層素体 5 0 の構成が異なる。本実施例における中心導体部 4 0 は、図 1 0 に示すように磁性体セラミックグリーンシート 4 3 a ～ 4 3 f に中心導体パターン 4 4 a ～ 4 4 c を印刷し、それらのシート 4 3 a ～ 4 3 f を積層、圧着した後、焼成して形成される。中心導体部 4 0 には、中心導体 4 4 a ～ 4 4 c の一端と積層素体 5 0 のコンデンサの電極 5 1 a ～ 5 1 c とを接続するためのコンデンサ接続用電極 4 1 a ～ 4 1 c、中心導体部 4 0 の下面に中心導体の他端をアースに導通するための接地用導体 4 5 (図示せず) 及び側面電極 4 2 がセラミックとの同時焼成、もしくは焼成後のセラミックへの印刷、焼き付け法により形成される。接地用導体 4 5 は樹脂ベース 6 のアース電極 1 8 に接続される。また、本例の積層素体 5 0 のコンデンサの電極 5 1 a ～ 5 1 c は、積層素体内部に形成されたビア電極を用いて積層素体下面の入出力用電極及びアース用電極 (図示せず) に導通されるようになっている。

### 【 0 0 3 6 】

中心導体部 4 0 が矩形状に形成される場合、積層素体 5 0 の略中央部には中心導体部 4 0 に合わせて矩形状の貫通孔 5 5 が形成される。さらに、貫通孔 5 5 の内側面には、コンデンサの電極 5 1 a ～ 5 1 c と中心導体部 4 0 のコンデンサ接続用電極 4 1 a ～ 4 1 c とを接続するための内側面電極 5 2 a ～ 5 2 c が形成される。内側面電極 5 2 a ～ 5 2 c はセラミックとの同時焼成、もしくは焼成後のセラミックへの印刷、焼き付け法によって形成される。コンデンサ接続用電極 4 1 a ～ 4 1 c と内側面電極 5 2 a ～ 5 2 c は、電極部分をスルーホールを切り欠いて利用する等して半田付けすることもできる。中心導体部 4 0 の形状と、積層素体 5 0 の中央部の貫通孔 5 5 の形状を一致させることにより、中心導体部 4 0 と積層素体 5 0 の位置決め、接続が容易に行われる。その他樹脂ベース等の構成

は実施例 1 と同様であるのでここでの説明は省略する。

【 0 0 3 7 】

(実施例 3)

本発明の第 3 の実施例を図 1 1 に示す。実施例 2 では中心導体を磁性体内部に形成した中心導体部 4 0 とコンデンサを素体内部に形成した積層素体 5 0 とを組み合わせる構成であったが、図 1 1 ( a ) のように中心導体 6 7 をも積層素体 6 0 の表面及び内部に形成してしまい、樹脂ベース 7 0 と積層素体 6 0 との間に磁性体 6 2 を配置する構成である。この場合に磁性体 6 2 の厚さ分だけ積層素体 6 0 の下面に段差を設けることにより積層素体 6 0 と樹脂ベース 7 0 との接続を行うことができる。しかし、先にも述べたように積層素体に段差を形成することは積層素体の変形の原因となる。そのため、本実施例では図 1 1 ( b ) に示すように、積層素体 6 0 は平面構造とし、樹脂ベース 7 0 側の樹脂部分 7 9 の端子電極 7 6 a 及びアース電極 ( 図示せず ) 等の外枠の高さを磁性体 6 2 の厚さ分だけ高く設定することにより、アース電極 7 8 と積層素体 6 0 の間に磁性体 6 2 を介在させ積層素体 6 0 と樹脂ベース 7 0 との接続を行う構造の方が好ましい。

【 0 0 3 8 】

【発明の効果】

以上のように、本発明によれば、整合容量を積層素体で形成するために小型化が容易であるとともに、積層素体の入出力用端子及びアース用端子と接続する端子電極及びアース電極を同一平面上に有し、さらに素子の内部回路と外部回路とを接続するための外部端子を一体的に有する樹脂ベースを用いることにより、小型、低損失で信頼性が高く、製造も容易な非可逆回路素子を提供することができる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施例の非可逆回路素子を示す分解斜視図である。

【図 2】

第 1 の実施例の積層素体の構成を示す分解斜視図である。

【図 3】

図 2 の積層素体の底面図である。

【図 4】

本発明の樹脂ベースの平面図である。

【図 5】

図 4 の樹脂ベースの側面図である。

【図 6】

図 4 の樹脂ベースの A - A' 断面図である。

【図 7】

図 4 の樹脂ベースの B - B' 断面図である。

【図 8】

本発明の一実施例の樹脂ベースと外部回路との接続部を示す拡大図である。

【図 9】

本発明の第 2 の実施例の非可逆回路素子の構成を示す分解斜視図である。

【図 1 0】

第 2 の実施例の中心導体部の構成を示す分解斜視図である。

【図 1 1】

第 3 の実施例を示し ( a ) は積層素体を、 ( b ) は樹脂ベースと積層素体の接続部を示す側面一部断面図である。

【図 1 2】

従来例の非可逆回路素子の構成を示す分解斜視図である。

【図 1 3】

他の従来例の非可逆回路素子の構成を示す分解斜視図である。

【符号の説明】

- 1、9 1 …金属上ケース
- 2、9 2 …金属下ケース
- 3、9 3 …フェライト磁石
- 4 …中心導体部
- 5、5 0、6 0 …積層素体
- 6 …樹脂ベース

- 10、25、55、102、110…貫通孔
- 11a、11b、11c…中心導体
- 13a、13b、13c…コンデンサ電極
- 14a、14b、14c…入出力端子、アース端子等の外部端子
- 12…ガーネット
- 13、61…内部電極
- 15…印刷抵抗
- 16a、16b…端子電極
- 17a、17b、17c…入出力端子、アース端子等の外部端子
- 18…アース電極（導体板）
- 19…樹脂部
- 20…位置決め突出部
- 21a、21b、21c、21d、21e…セラミックグリーンシート
- 22a、22b、22c、23a、23b、23c…電極パターン
- 26…ビア電極
- 27…アース用電極
- 28a、28b…入出力用電極
- 40…中心導体部
- 42…側面電極
- 41a、41b、41c…コンデンサ接続用電極
- 43a、43b、43c、43d、43e、43f…磁性体セラミックグリーンシート
- 44a、44b、44c…中心導体パターン
- 51a、51b、51c…コンデンサ電極
- 52a、52b、52c…内側面電極
- 61、13…内部電極
- 62…ガーネット
- 70…樹脂ベース
- 76a…端子電極

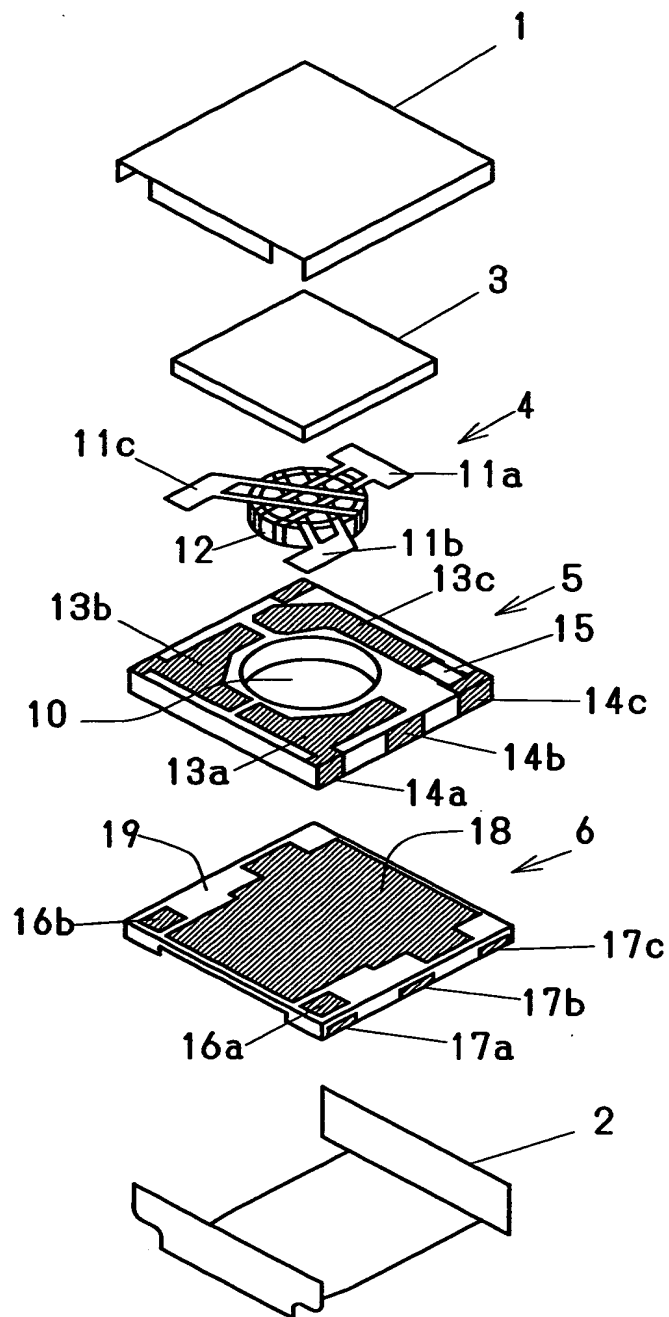
7 7 a …入出力端子等の外部端子

7 8 …アース電極（導体板）

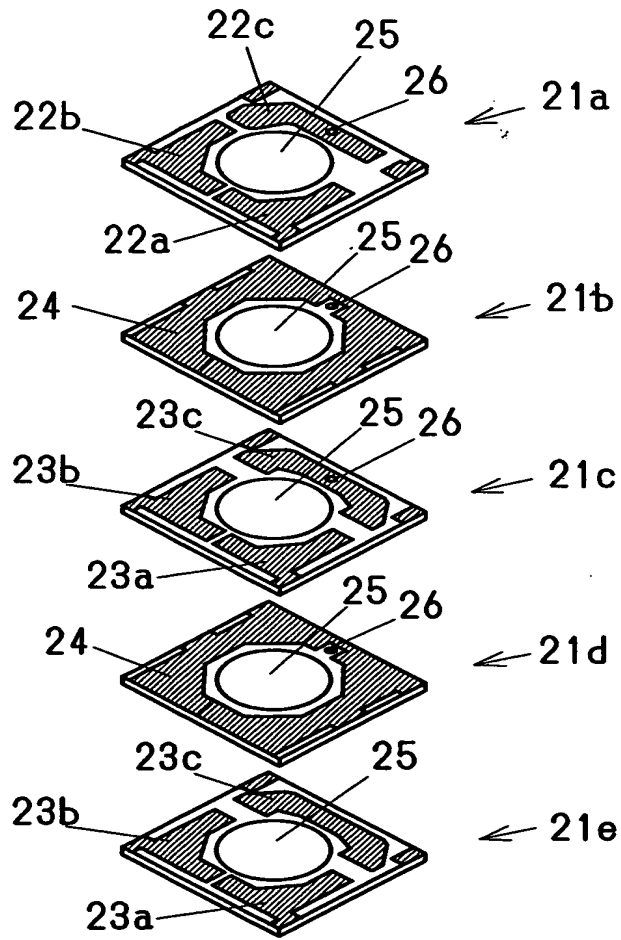
7 9 …樹脂部

【書類名】 図面

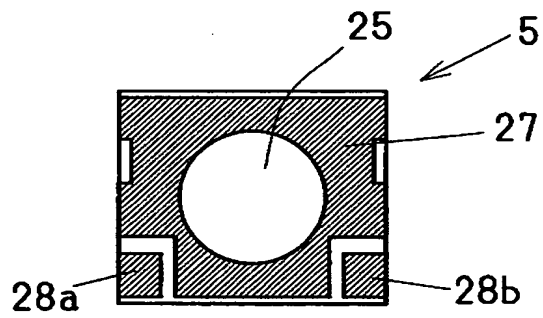
【図 1】



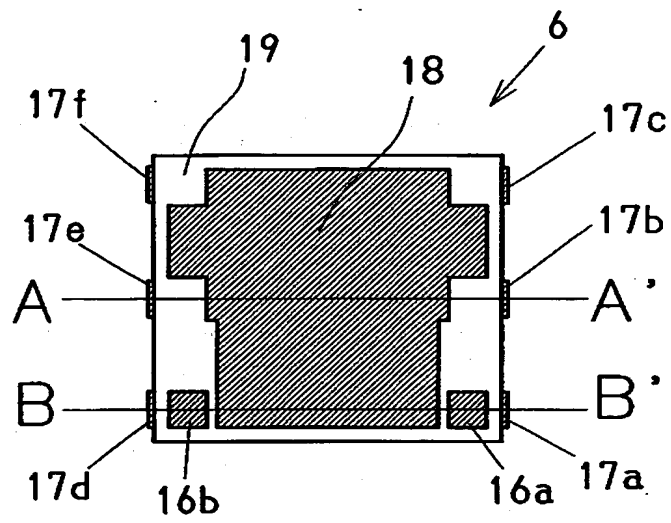
【図 2】



【図 3】



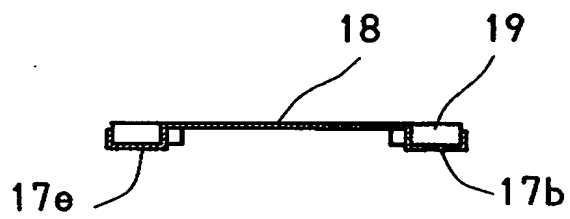
【図4】



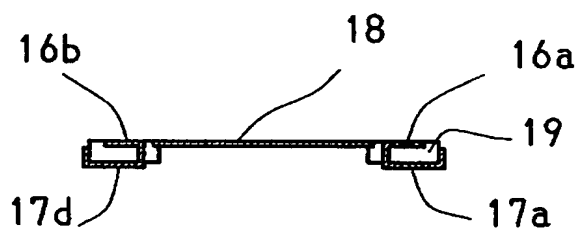
【図5】



【図6】

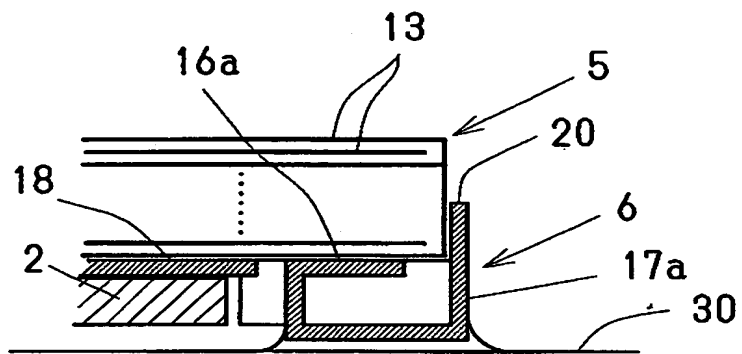


【図7】

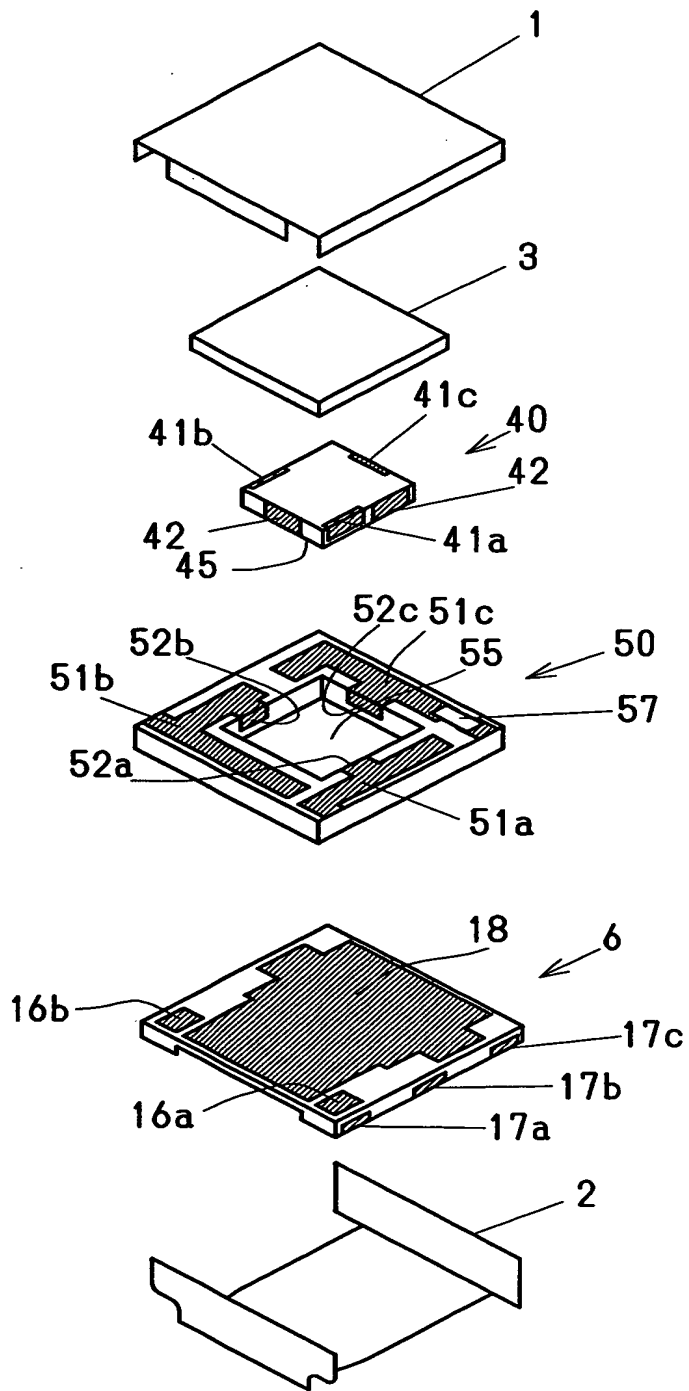




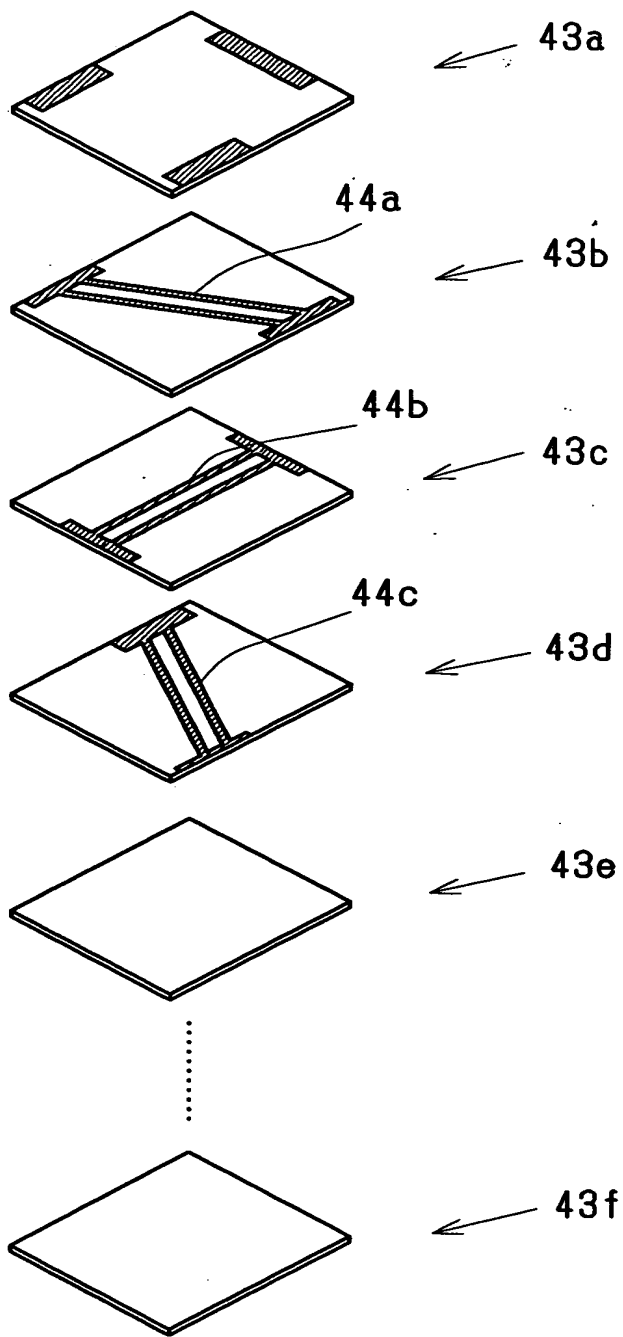
【図 8】



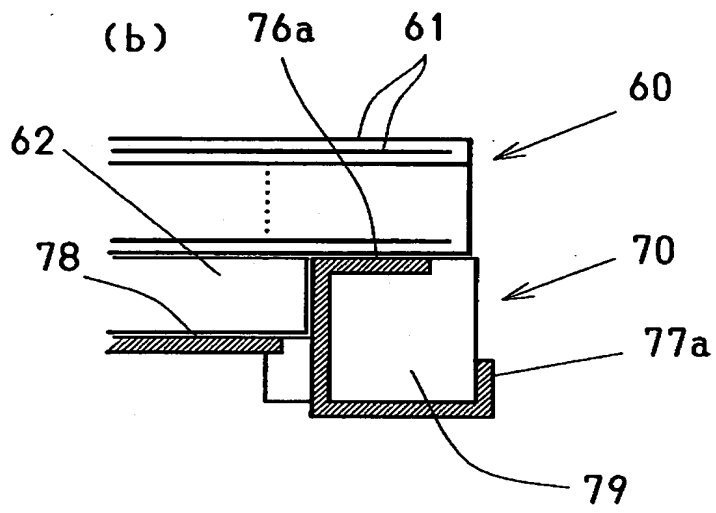
【図 9】



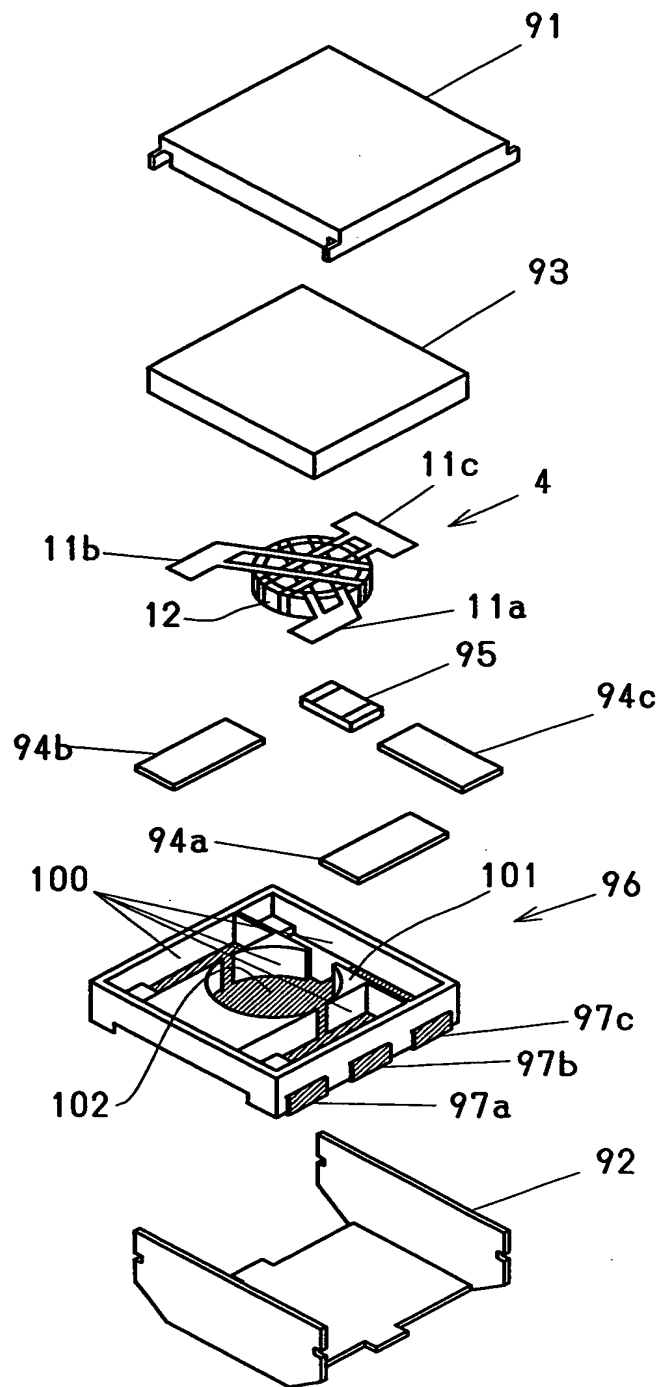
【図 1 0】



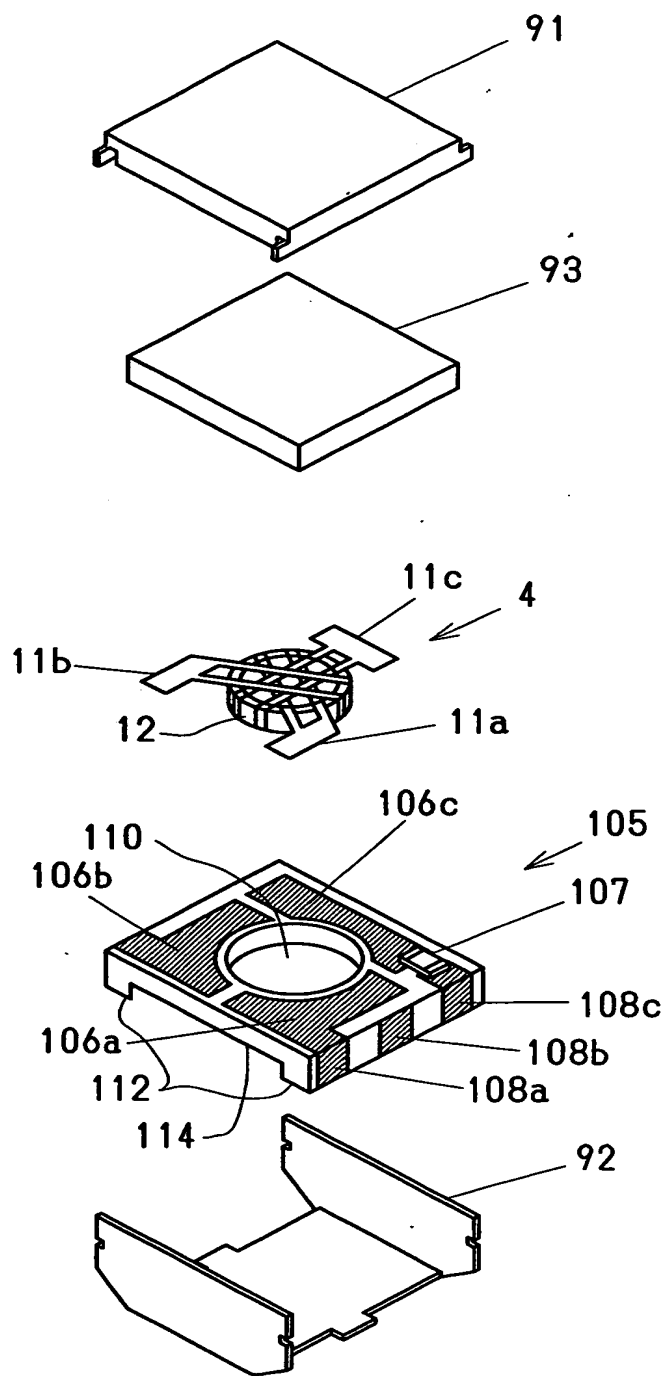
【図 1 1】



【図12】



【図 1 3】



【書類名】            要約書

【要約】

【課題】    小型、低損失で、かつ信頼性の高い非可逆回路素子を提供することを目的とする。

【解決手段】    互いに電氣的絶縁状態でかつ所定角度で重ねられた複数の中心導体 1 1 a ~ 1 1 c と、この該中心導体と密接して配置される磁性体 1 2 と、整合用のコンデンサと、該中心導体及び磁性体に直流磁界を印加するように配置された永久磁石 3 とを有し、これらを磁性ヨークを兼ねる金属ケース 1 及び 2 内に収納してなる非可逆回路素子において、前記中心導体及び／又は整合用のコンデンサを積層素体（5、5 0、6 0）で構成し、この積層素体を樹脂部分 1 9 とアース電極 1 8 及び端子電極 1 6 a、1 6 b を構成する導体板とからなる平板状の樹脂ベース 6 の略平面上に配置した非可逆回路素子である。

【選択図】            図 1

認定・付加情報

特許出願の番号	特願2000-086166
受付番号	50000372459
書類名	特許願
担当官	第七担当上席 0096
作成日	平成12年 3月28日

<認定情報・付加情報>

【提出日】	平成12年 3月27日
-------	-------------



出 願 人 履 歴 情 報

識別番号 [000005083]

1. 変更年月日	1999年 8月16日
[変更理由]	住所変更
住 所	東京都港区芝浦一丁目2番1号
氏 名	日立金属株式会社